



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicants : Tsunemasa HAYASHI, et al.  
Serial No. : 09/715,295  
Filed : November 17, 2000  
For : DATA SELECTION APPARATUS

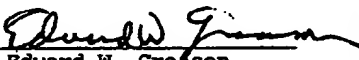
Assistant Commissioner for  
Patents  
Washington, D.C. 20231

CLAIM TO CONVENTION PRIORITY UNDER 35 U.S.C. 119

S I R :

A claim to the Convention Priority Date of Japanese Patent Application No. 11-329771, filed in Japan on November 19, 2000, was made at the time this United States application was filed. In order to complete the claim to Convention Priority Date under 35 U.S.C. 119, a certified copy of this Japanese Application is enclosed herewith.

Respectfully submitted,  
KENYON & KENYON

By   
Edward W. Gresson  
Reg. No. 18,918

One Broadway  
New York, N.Y. 10004  
(212) 425-7200

Dated: March 1, 2001



PATENT OFFICE  
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy  
of the following application as filed with this office.

Date of Application: November 19, 1999

Application Number: Japanese Patent Application  
No. 11-329771

Applicant(s): NIPPON TELEGRAPH AND TELEPHONE  
CORPORATION

December 8, 2000

Commissioner,  
Patent Office

Kouzo Oikawa (Seal)

Certificate No.2000-3101633

日本国特許庁

PATENT OFFICE  
JAPANESE GOVERNMENT

09/715295

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年11月19日

出願番号

Application Number:

平成11年特許願第329771号

出願人

Applicant (s):

日本電信電話株式会社



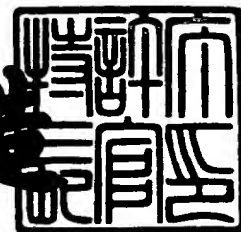
CERTIFIED COPY OF  
PRIORITY DOCUMENT

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年12月 8日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3101633

【書類名】 特許願

【整理番号】 NTTH116202

【提出日】 平成11年11月19日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 7/22

【発明者】

    【住所又は居所】 東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

    【氏名】 林 経正

【発明者】

    【住所又は居所】 東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

    【氏名】 宮崎 敏明

【特許出願人】

    【識別番号】 000004226

    【氏名又は名称】 日本電信電話株式会社

【代理人】

    【識別番号】 100087446

    【弁理士】

    【氏名又は名称】 川久保 新一

【手数料の表示】

    【予納台帳番号】 009634

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9701402

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 検索成功信号先読み式出力データ選択装置

【特許請求の範囲】

【請求項 1】 入力データの一部のビット列を検索キーとし、内部記憶領域に予め格納されている複数のデータによって構成されているデータテーブルの中から、上記検索キーと一致する項目を含むデータを選択する複数のテーブル検索回路と、上記各テーブル検索回路が出力する出力データのうちで、出力優先順位が最も高い出力データを選択するデータ出力制御回路とを具備する複数の検索ユニットと；

上記各検索ユニットがそれぞれ出力する出力データのうちで、出力優先順位が最も高い出力データを選択するユニット出力制御装置と；

上記各テーブル検索回路が同一の検索キーを用いてテーブル検索処理を行う場合、検索に成功した上記テーブル検索回路であるヒット回路から、上記データ出力制御回路にデータ検索成功信号を出力するデータ検索成功信号出力手段と；

上記検索ユニット内に上記ヒット回路が存在していることを示すユニット検索成功信号を、上記ユニット出力制御装置に出力するユニット検索成功信号出力手段と；

上記データ検索成功信号に基づいて、上記データ出力制御回路が実行する最優先出力データ選択処理と同時に、上記ユニット検索成功信号に基づいて、上記ユニット出力制御装置が実行する最優先ユニット出力選択処理を実行する手段と；

を有し、上記ユニット出力制御装置が最終的に選択する検索ユニット内のデータ出力制御回路が、1つのテーブル検索回路の出力データを高速に選択することを特徴とする検索成功信号先読み式出力データ選択装置。

【請求項 2】 請求項 1 において、

上記検索ユニットを 1 段目検索ユニットとし、

複数の上記 1 段目検索ユニットと、上記複数の 1 段目検索ユニットの中から、1つの最優先出力を選択する 1 段目ユニット出力制御装置とを有するユニットを

2 段目検索ユニットとし、

複数の上記 2 段目検索ユニットと、上記複数の 2 段目検索ユニットの中から、1 つの最優先出力を選択する 2 段目ユニット出力制御装置とを有するユニットを 3 段目検索ユニットとし、

上記のように  $n$  段の検索ユニット ( $n$  は 2 以上) を階層的に構成し、上記各 1 段目検索ユニットが有する上記テーブル検索回路が、同一の検索キーについてテーブル検索処理を行い、上記検索処理に成功すると、上記 1 段目検索ユニットが有する上記データ出力制御回路が、最優先出力データを選択する前に、上記ヒット回路が存在することを示す上記ユニット検索成功信号が上記 1 段目ユニット出力制御装置に先読みされ、

同様に、 $n - 1$  段目ユニット出力制御装置が最優先  $n - 1$  段目検索ユニット出力を選択する前に、 $n$  段目ユニット検索成功信号が  $n$  段目ユニット出力制御装置に先読みされ、

上記データ出力制御回路における最優先出力データ選択処理と、1 段目ユニット出力制御装置での最優先 1 段目検索ユニット出力選択処理とを同時に実行させ

また、 $n - 1$  段目ユニット出力制御装置における最優先  $n - 1$  段目検索ユニット出力選択処理と、 $n$  段目ユニット出力制御装置での最優先  $n$  段目検索ユニット出力選択処理とを同時に実行させ、

最終的に 1 つのテーブル検索回路の出力データを高速に選択することを特徴とする検索成功信号先読み式出力データ選択装置。

【請求項 3】 請求項 1 または請求項 2 において、

上記データ出力制御回路は、CAM 出力制御回路であり、上記 CAM 出力制御回路は、フリップフロップで小規模の論理回路に分割し、この分割された小規模論理回路を時系列パイプライン処理させる回路であり、

上記ユニット出力制御装置は、フリップフロップで小規模の論理回路に分割し、この分割された小規模の論理回路を時系列パイプライン処理させる回路であることを特徴とする検索成功信号先読み式出力データ選択装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、ネットワークルータ等の通信装置において、入力データの一部のビット列を検索キーとし、テーブル検索回路のデータ記憶手段に予め格納してある複数のデータで構成されているデータテーブルの中から、上記検索キーと一致する項目を含むデータを選択するテーブル検索処理を行い、複数のテーブル検索回路の出力から一意の出力を選択する出力データ選択技術に関する。

【0 0 0 2】

【従来の技術】

図 3 は、データ出力選択処理の動作を示すタイムチャートである。

【0 0 0 3】

図 3 (1) は、CAM 検索成功信号を示す図であり、図 3 (2) は、従来例における最終出力選択処理時間を示す図であり、1 つの CAM 出力制御回路で最終出力を選択する場合の処理時間を示す図である。

【0 0 0 4】

図 3 (2) に示すように、従来は、全ての CAM の出力データのうちで最優先出力データを選択し、出力する場合、1 つの CAM 出力制御回路が、最優先出力データを選択し、出力している。

【0 0 0 5】

【発明が解決しようとする課題】

上記の場合、CAM の数が増えると、上記 CAM 出力制御回路が行う最優先出力データ選択処理時間  $t_{pe}$  が非常に長くなるという問題がある。

【0 0 0 6】

つまり、複数のテーブル検索回路を用いてテーブル検索処理を実行する場合、データ出力制御回路が、最優先出力データを選択した後、ユニット出力制御装置が出力を選択し、データを外部に出力するので、テーブル検索回路の最終的な出

力データを選択する処理が低下するという問題がある。

【0007】

本発明は、計算機の処理速度を低下させることなく、並列計算処理を実行することができる検索成功信号先読み式出力データ選択装置を提供することを目的とするものである。

【0008】

【課題を解決するための手段】

本発明は、複数のテーブル検索回路と、上記複数のテーブル検索回路の出力データのうちで、優先順位が最も高い出力データを選択するデータ出力制御回路とによって構成されている装置を、1つの検索ユニットとし、複数の上記検索ユニットと、上記検索ユニットの出力データのうちで、優先順位の最も高い出力データを選択するユニット出力制御装置とによって構成されている。

【0009】

また、上記テーブル検索ユニットは、任意のテーブル検索回路において検索キーについて一致検索が成功すると、上記テーブル検索回路から、検索成功信号が上記データ出力制御回路に送られ、上記データ出力制御回路が最優先出力データの選択処理を行う前に、上記検索成功信号を受けたことを示すユニット検索成功信号が、検索ユニットから、上記ユニット出力制御装置へ送られ、先読みされる。

【0010】

さらに、上記ユニット出力制御装置は、優先順位の最も高い出力データを各検索ユニットが選択する動作の終了を待たずに、出力優先順位が最も高い検索ユニットを選択し、上記検索ユニットに対して、ユニット出力許可信号を送る。

【0011】

また、上記ユニット出力許可信号を受けた検索ユニットは、上記選択した優先順位が最も高いテーブル検索回路へ出力許可信号を送り、上記出力許可信号を受けたテーブル検索回路はデータを出力する。



【 0 0 1 2 】

【発明の実施の形態および実施例】

〔第 1 実施例〕

図 1 は、本発明の第 1 実施例である検索成功信号先読み式出力データ選択装置 1 0 0 を示す構成図である。

【 0 0 1 3 】

検索成功信号先読み式出力データ選択装置 1 0 0 は、ユニット優先順位表 1 0 と、ユニット出力制御装置 2 0 と、検索ユニット S U 1、S U 2、……、S U q とを有する。

【 0 0 1 4 】

ユニット優先順位表 1 0 は、P L D（プログラマブル・ロジックデバイス）のレジスタに格納されている。

【 0 0 1 5 】

検索ユニット S U 1、S U 2、……、S U q は、入力データである検索キーについて、検索処理を行うユニットである。

【 0 0 1 6 】

ユニット出力制御装置 2 0 は、各検索ユニット S U 1、S U 2、……、S U q が出力する出力データの優先順位を決定するために、検索ユニット S U 1、S U 2、……、S U q から送られるユニット検索成功信号と、ユニット優先順位表 1 0 とを読み込み、検索ユニット S U 1 ～ S U q の出力データの中から、優先順位が最も高い出力データを所持する検索ユニットに、出力データを出力することを許可するユニット出力許可信号を送る装置である。

【 0 0 1 7 】

検索ユニット S U 1 は、検索キーについてテーブル検索処理を行う複数の連想記憶メモリ C A M 1 ～ C A M p と、連想記憶メモリ C A M 1 ～ C A M p が出力する出力データの優先順位を決定するために、P L D のレジスタに格納されている C A M 優先順位表 3 1 と、C A M 出力制御回路 4 1 とを有する。

【 0 0 1 8 】

C A M 出力制御回路 4 1 は、C A M 優先順位表 3 1 を読み込み、連想記憶メモ

りCAM1～CAM<sub>p</sub>の出力データの中から、優先順位が最も高い出力データを所持する連想記憶メモリCAMに、出力データを出力することを許可するCAM出力許可信号を送る回路である。

## 【0019】

検索ユニットSU2は、検索キーについてテーブル検索処理を行う複数の連想記憶メモリCAM1～CAM<sub>m</sub>と、連想記憶メモリCAM1～CAM<sub>m</sub>が出力する出力データの優先順位を決定するために、PLDのレジスタに格納されているCAM優先順位表32と、CAM出力制御回路42とを有する。

## 【0020】

また、検索ユニットSU<sub>q</sub>は、検索キーについてテーブル検索処理を行う複数の連想記憶メモリCAM1～CAM<sub>n</sub>と、連想記憶メモリCAM1～CAM<sub>n</sub>が出力する出力データの優先順位を決定するために、PLDのレジスタに格納されているCAM優先順位表3<sub>q</sub>と、CAM出力制御回路4<sub>q</sub>とを有する。

## 【0021】

上記ユニット出力許可信号を得た検索ユニット内のCAM出力制御回路からCAM出力許可信号を受けたCAMが、検索成功信号先読み式出力データ選択装置100における最終的な出力データを出力する。

## 【0022】

つまり、連想記憶メモリは、入力データの一部のビット列を検索キーとし、内部記憶領域に予め格納されている複数のデータによって構成されているデータテーブルの中から、上記検索キーと一致する項目を含むデータを選択する複数のテーブル検索回路の例である。上記データテーブル検索回路は、たとえば、MPUとRAMとによって構成された回路であり、また、SRAMとハードウェアロジックとによって構成された回路である。なお、上記データテーブルは、連想記憶メモリが持っているデータである。

## 【0023】

また、CAM出力制御回路41、42、……、4<sub>q</sub>は、上記各テーブル検索回路が出力する出力データのうちで、出力優先順位が最も高い出力データを選択するデータ出力制御回路の例である。

【 0 0 2 4 】

さらに、検索ユニットSU1、SU2、……、SUqのそれぞれは、複数の上記テーブル検索回路と、上記データ出力制御回路とを具備する検索ユニットの例である。

【 0 0 2 5 】

図2は、検索成功信号先読み式出力データ選択装置100における出力データの選択方式を詳細に示す図である。

【 0 0 2 6 】

検索ユニットSU1に着目すると、検索キーについて検索成功した連想記憶メモリCAMから、CAM検索成功信号が、CAM出力制御回路41に送られる。CAM出力制御回路41は、各連想記憶メモリCAM1～CAMpから送られたCAM検索成功信号の論理和を、論理和回路41ORが実行し、CAM出力制御回路41が最優先出力データを有する連想記憶メモリCAMを選択する前に、ユニット検索成功信号がユニット出力制御装置20に送られ、先読みされる。

【 0 0 2 7 】

ユニット検索成功信号に応じて、ユニット出力制御装置20が検索ユニットの最優先出力データの選択処理を行うので、ユニット出力制御装置20における検索ユニットの最優先出力データの選択処理の開始が速く、つまり、CAM出力制御回路41が行う連想記憶メモリCAMの最優先出力データの選択処理と、ユニット出力制御装置20が行う検索ユニットの最優先出力データの選択処理とが、同時に行われる。そして、ユニット出力制御装置20からユニット出力許可信号を得たCAM出力制御回路（CAM出力制御回路41～4qのうちの1つのCAM出力制御回路）が、上記のように選択された連想記憶メモリCAMに、CAM出力許可信号を送る。上記CAM出力許可信号を受けた連想記憶メモリCAMが、最終的にデータを出力する。

【 0 0 2 8 】

図3（3）は、検索成功信号先読み式出力データ選択装置100における出力データ選択処理の動作を示すタイムチャートである。

【 0 0 2 9 】

1つのCAM出力制御回路が、全ての連想記憶メモリCAMの出力データ選択処理を行う場合、連想記憶メモリCAMの数が増えると、上記CAM出力制御回路が行う最優先出力データ選択処理時間  $t_{pe}$  が非常に長くなる。

#### 【0030】

ところが、検索成功信号先読み式出力データ選択装置100では、図1に示すように、階層的な出力選択処理構造を採用するので、最終出力選択処理時間  $t_{hpe}$  は、CAM出力制御回路41～4qにおける選択処理時間  $t_{cam}$  と、ユニット出力制御装置20における選択処理時間  $t_{unit}$  とによって構成される。ここで、CAM出力制御回路41～4qとユニット出力制御装置20とが、図3(3)に示すように、同時に出力データの選択処理を行うので、上記最優先出力データ選択処理時間  $t_{pe}$  よりも、短時間で最終出力処理を終了でき、つまり、最終出力処理を高速で行なうことができる。

#### 【0031】

つまり、各テーブル検索回路が同一の検索キーを用いてテーブル検索処理を行う場合、検索に成功した上記テーブル検索回路であるヒット回路から、上記データ出力制御回路にデータ検索成功信号を出力するデータ検索成功信号出力回路を、連想記憶メモリCAM1～CAMpのそれぞれが有する。

#### 【0032】

論理和回路41ORは、検索ユニット内にヒット回路が存在していることを示すユニット検索成功信号を、ユニット出力制御装置に出力するユニット検索成功信号出力回路の例である。

#### 【0033】

図3(3)に関する上記説明は、検索ユニットSU1についてのものであるが、検索ユニットSU2、……、SUqについても、上記と同様に説明することができる。

#### 【0034】

ユニット検索成功信号に基づいて、上記データ出力制御回路が実行する最優先出力データ選択処理と同時に、最優先ユニット出力選択処理を実行する手段を、ユニット出力制御装置20が有する。

【0035】

図4は、上記実施例におけるデータ出力選択処理動作を具体的に示すタイムチャートである。

【0036】

図4に示す例では、連想記憶メモリCAMは12.5MHzのクロックで動作し、クロックの周期は80nsである。入力信号が128bitである場合、連想記憶メモリCAMの入力ポートが32bitで動作するので、データ入力には、クロックの4周期が必要である。連想記憶メモリCAMの仕様によって、CAM検索成功信号またはユニット検索成功信号は、3クロック+70ns後に利用可能になるので、最優先CAMまたはユニット出力処理動作は、5番目のクロックの先頭から行うことになる。

【0037】

ここで、CAM出力制御回路41、42…4q、ユニット出力制御装置20は、42nsecの処理時間を要し、エンコーディング動作が1クロック以内で終了するので、出力データを、次のクロックサイクル（6クロック目）で処理することができる。

【0038】

図4に示す例では、データ出力選択処理を400nsで行うことができ、これは2.5Mpps (Mega packets per second) の動作速度と等価である。したがって、上記実施例を、622Mbps (OC-12, 1.5Mpps) のネットワークオペレーションに用いることが可能である。

【0039】

〔第2実施例〕

図5は、本発明の第2実施例である多段階層型検索成功信号先読み式出力データ選択装置200の概略構成を示す図である。

【0040】

多段階層型検索成功信号先読み式出力データ選択装置200において、複数の1段階目検索ユニットTU1と1つの1段階目ユニット出力制御装置OCD1とによって2段階目検索ユニットTU2が構成されている。

【 0 0 4 1 】

また、複数の 2 段目検索ユニット TU 2 と 1 つの 2 段目ユニット出力制御装置 OCD 2 とによって 3 段目検索ユニット TU 3 が構成されている。

【 0 0 4 2 】

さらに、複数の 3 段目検索ユニット TU 3 と 1 つの 3 段目ユニット出力制御装置 OCD 3 とによって 4 段目検索ユニット TU 4 が構成されている。

【 0 0 4 3 】

このようにして、n 段目検索ユニット TU n が構成され、各 n 段目検索ユニット TU n が出力する n 段目ユニット検索成功信号が、n 段目ユニット出力制御装置 OCN n に送られる。

【 0 0 4 4 】

各段のユニット出力制御装置は、検索成功信号先読み式出力データ選択装置 1 0 0 と同様に、ユニット優先順位表を所持し、最優先出力データを選択する際に、上記ユニット優先順位表を読み込む。

【 0 0 4 5 】

1 段目検索ユニット TU 1 は、図 1 に示す各検索ユニット SU 1 ～ SU q と同じ構成を有する。入力される検索キーについて、1 段目検索ユニット TU 1 内の連想記憶メモリ CAM がテーブル検索に成功すると、ヒットした連想記憶メモリ CAM から、CAM 検索成功信号が 1 段目検索ユニット TU 1 内の CAM 出力制御回路に送られる。

【 0 0 4 6 】

検索成功信号先読み式出力データ選択装置 1 0 0 と同様に、多段階層型検索成功信号先読み式出力データ選択装置 2 0 0 における CAM 出力制御回路は、各連想記憶メモリ CAM から送られた CAM 検索成功信号の論理和を実行し、最優先出力データを有する連想記憶メモリ CAM を CAM 出力制御回路が選択するよりも前に、1 段目ユニット検索成功信号が、1 段目ユニット出力制御装置 OCD 1 に先読みされ、上記最優先 CAM 出力選択処理と、上記 1 段目ユニット出力制御装置 OCD 1 による 1 段目検索ユニットの最優先出力選択処理とが同時に行なわれる。

## 【0047】

上記と同様に、上記  $n-1$ （以下、 $n$  は 2 以上とする）段目ユニット出力制御装置は、 $n-2$  段目ユニット出力制御装置から送られてきた  $n-1$  段目ユニット検索成功信号の論理和を実行し、 $n$  段目ユニット出力制御装置  $OCD_n$  に、 $n$  段目ユニット検索成功信号を先読みさせ、 $n-1$  段目検索ユニットの最優先出力選択処理と、 $n$  段目検索ユニットの最優先処理選択処理とが同時に行われる。 $n$  段目ユニット出力制御装置  $OCD_n$  は、 $n-1$  段目ユニット出力制御装置に、 $n$  段目ユニット出力許可信号を送る。

## 【0048】

そして、最終的に、1 段目ユニット出力制御装置  $OCD_1$  から CAM 出力制御回路に 1 段目ユニット許可信号が送られ、上記 1 段目ユニット許可信号を受けた CAM 出力制御回路が、出力優先順位が最も高い連想記憶メモリ CAM に CAM 出力許可信号を送り、上記連想記憶メモリ CAM が外部に出力データを出力する。

## 【0049】

図 6 は、多段階層型検索成功信号先読み式出力データ選択装置 200 において、出力データを選択する動作を示すタイムチャートである。

## 【0050】

1 つの CAM 出力制御回路が全ての連想記憶メモリ CAM の出力データ選択処理を行う場合、連想記憶メモリ CAM の数が増えると、上記 CAM 出力制御回路が行う最優先出力データ選択処理時間  $t_{pe}$  が、図 6 (2) に示すように、非常に長くなる。

## 【0051】

ところが、多段階層型検索成功信号先読み式出力データ選択装置 200 では、図 5 に示すように、階層的な出力選択処理構造を採用するので、最終出力選択処理時間  $t_{hpe}$  は、CAM 出力制御回路における選択処理時間  $t_{cam}$  と、ユニット出力制御装置における選択処理時間  $t_{unit_1} \sim t_{unit_n}$  によって構成される。CAM 出力制御回路とユニット出力制御装置とが、図 6 (3) に示すように、同時に出力データの選択処理を行うので、上記最優先出力

データ選択処理時間  $t_{pe}$  よりも、短時間で最終出力処理を終了でき、つまり、最終出力処理を高速で行なうことができる。

【0052】

〔第3実施例〕

図7は、本発明の第3実施例である検索ユニット300を示す図である。

【0053】

検索ユニット300は、検索成功信号先読み式出力データ選択装置100における検索ユニットSU1～SUqの代わりに使用することができる検索ユニットであり、また、多段階層型検索成功信号先読み式出力データ選択装置200における1段目検索ユニットTU1の代わりに使用することができる検索ユニットである。

【0054】

検索ユニット300は、検索キーについてテーブル検索処理を行うテーブル検索回路LUTと、各テーブル検索回路LUTが出力する出力データの優先順位を決定するLUT優先順位表51と、LUT優先順位表51を読み込み、テーブル検索回路LUTの出力データの中から優先順位が最も高い出力データを所持するテーブル検索回路LUTについて、出力データの出力を許可するLUT出力制御回路61とによって構成されている。

【0055】

テーブル検索回路LUTは、RAMと、演算回路MPUとによって構成されている。演算回路MPUは、上記RAMの内部記憶領域に予め格納してある複数のデータと検索キーとの一致比較を行うものである。

【0056】

検索ユニット300を、検索成功信号先読み式出力データ選択装置100における検索ユニットSU1～SUqの代わりに使用したり、また、多段階層型検索成功信号先読み式出力データ選択装置200における1段目検索ユニットTU1の代わりに使用することによって、検索成功信号先読み式出力データ選択装置100、多段階層型検索成功信号先読み式出力データ選択装置200と同様に、検索成功信号先読み式出力データ選択装置を構成することができ、出力優先順位が



最も高い1つのテーブル検索回路LUTの出力データを高速に選択することができる。

#### 【0057】

また、LUT出力制御回路61は、上記各テーブル検索回路が出力する出力データのうちで、出力優先順位が最も高い出力データを選択するデータ出力制御回路の例である。

#### 【0058】

検索成功信号先読み式出力データ選択装置100におけるCAM1～p、CAM1～m、CAM1～nは、各テーブル検索回路が同一の検索キーを用いてテーブル検索処理を行う場合、検索に成功した上記テーブル検索回路であるヒット回路から、上記データ出力制御回路にデータ検索成功信号を出力するデータ検索成功信号出力手段の例であり、このように、データ検索成功信号出力手段を、ハードウェアで実現するようにしてもよく、また、検索ユニット300におけるテーブル検索回路LUT等のように、ソフトウェアで実現するようにしてもよい。

また、検索ユニット内に上記ヒット回路が存在していることを示すユニット検索成功信号を、ユニット出力制御装置に出力するユニット検索成功信号出力手段を、ハードウェア、ソフトウェアのどちらで実現するようにしてもよい。

#### 【0059】

#### 〔第4実施例〕

図8は、本発明の第4実施例であるパイプラインデータ処理式検索成功信号先読みデータ選択装置400を示す図である。

#### 【0060】

パイプラインデータ処理式検索成功信号先読みデータ選択装置400は、検索成功信号先読み式出力データ選択装置100において、CAM出力制御回路41、42、……、4qの代わりに、ユニット出力制御回路41-1、42-1、……、4q-1を使用し、ユニット出力制御装置20の代わりに、ユニット出力制御装置20-1を使用したものである。

#### 【0061】

ユニット出力制御回路41-1は、複数のフリップフロップによって小規模の

論理回路に分割され、この分割された小規模論理回路を時系列パイプライン処理させる回路である。ユニット出力制御回路 4 2 - 1、……、4 q - 1 のそれぞれも、ユニット出力制御回路 4 1 - 1 と同様の構成を有する。

【0 0 6 2】

また、ユニット出力制御装置 2 0 - 1 は、複数のフリップフロップによって小規模の論理回路に分割され、この分割された小規模論理回路を時系列パイプライン処理させる回路である。

【0 0 6 3】

パイプラインデータ処理式検索成功信号先読みデータ選択装置 4 0 0 は、パイプラインデータ処理式 C A M 出力制御回路、パイプラインデータ処理式ユニット出力制御装置のそれぞれが、遅延の小さい小規模の論理回路で構成されるので、連続して入力されるキーデータについて、最終出力データを高速で選択することができる。

【0 0 6 4】

【発明の効果】

本発明によれば、複数の出力制御回路とユニット出力制御装置とで構成する階層的な出力データ選択方式によって、多数のテーブル検索回路で構成するテーブル検索処理を行う場合、最優先出力データを高速で選択することができるという効果を奏する。

【図面の簡単な説明】

【図 1】

本発明の第 1 実施例である検索成功信号先読み式出力データ選択装置 1 0 0 を示す構成図である。

【図 2】

検索成功信号先読み式出力データ選択装置 1 0 0 における出力データの選択方式を詳細に示す図である。

【図 3】

データ出力選択処理の動作を示すタイムチャートである。

【図 4】

上記実施例におけるデータ出力選択処理動作を具体的に示すタイムチャートである。

【図 5】

本発明の第 2 実施例である多段階層型検索成功信号先読み式出力データ選択装置 2 0 0 の概略構成を示す図である。

【図 6】

多段階層型検索成功信号先読み式出力データ選択装置 2 0 0 において、出力データを選択する動作を示すタイムチャートである。

【図 7】

本発明の第 3 実施例である検索ユニット 3 0 0 を示す図である。

【図 8】

本発明の第 4 実施例であるパイプラインデータ処理式検索成功信号先読みデータ選択装置 4 0 0 を示す図である。

【符号の説明】

1 0 0 … 検索成功信号先読み式出力データ選択装置、

1 0 … ユニット優先順位表、

2 0 … ユニット出力制御装置、

3 1 ~ 3 q … CAM 優先順位表、

4 1 ~ 4 q … CAM 出力制御回路、

SU 1 ~ SU q … 検索ユニット、

SU 1、SU 2、……、SU q とを有する。

CAM 1 ~ CAM p、CAM 1 ~ CAM m、CAM 1 ~ CAM n … 連想記憶メモリ、

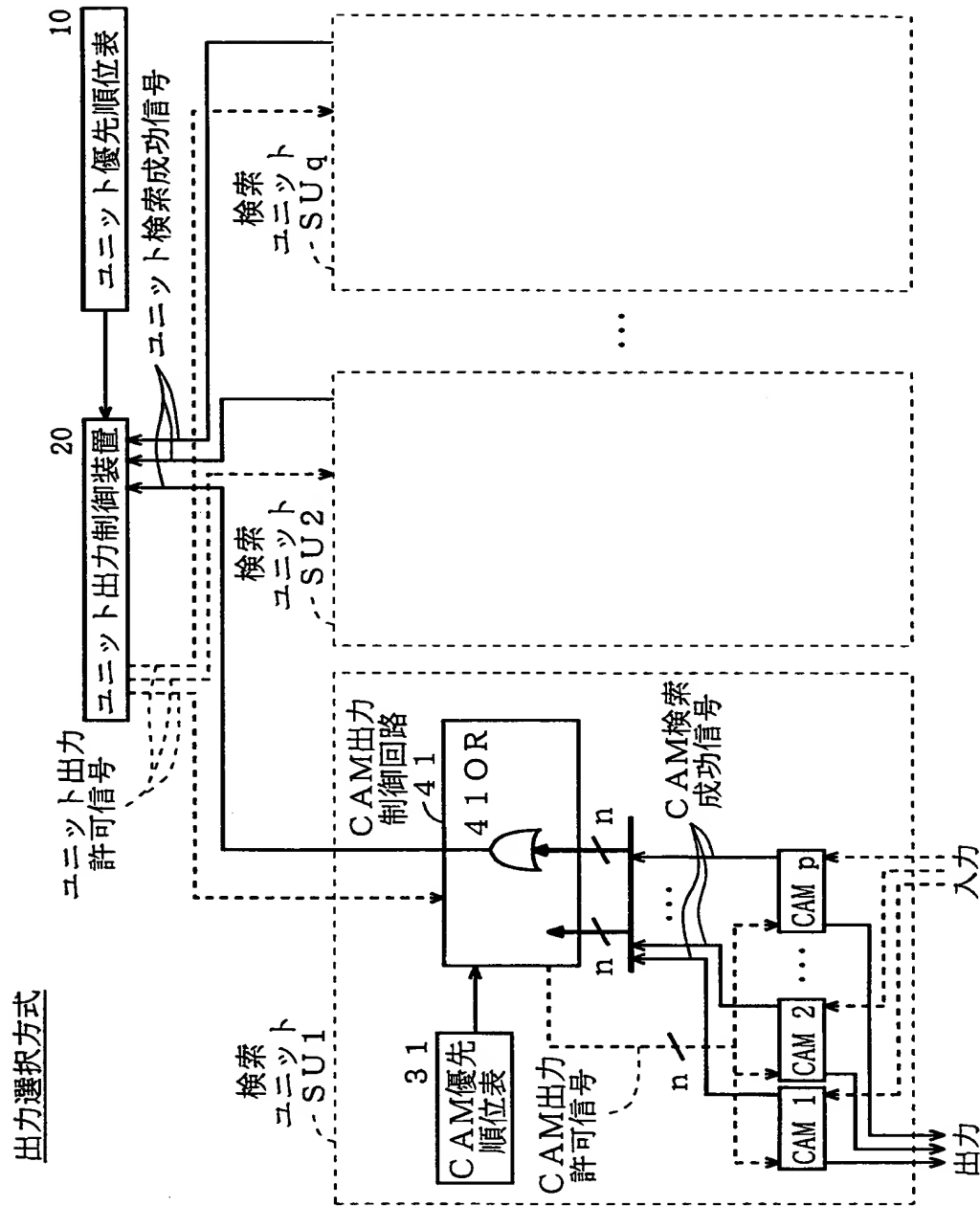
2 0 0 … 多段階層型検索成功信号先読み式出力データ選択装置、

3 0 0 … 検索ユニット、

4 0 0 … パイプラインデータ処理式検索成功信号先読みデータ選択装置。

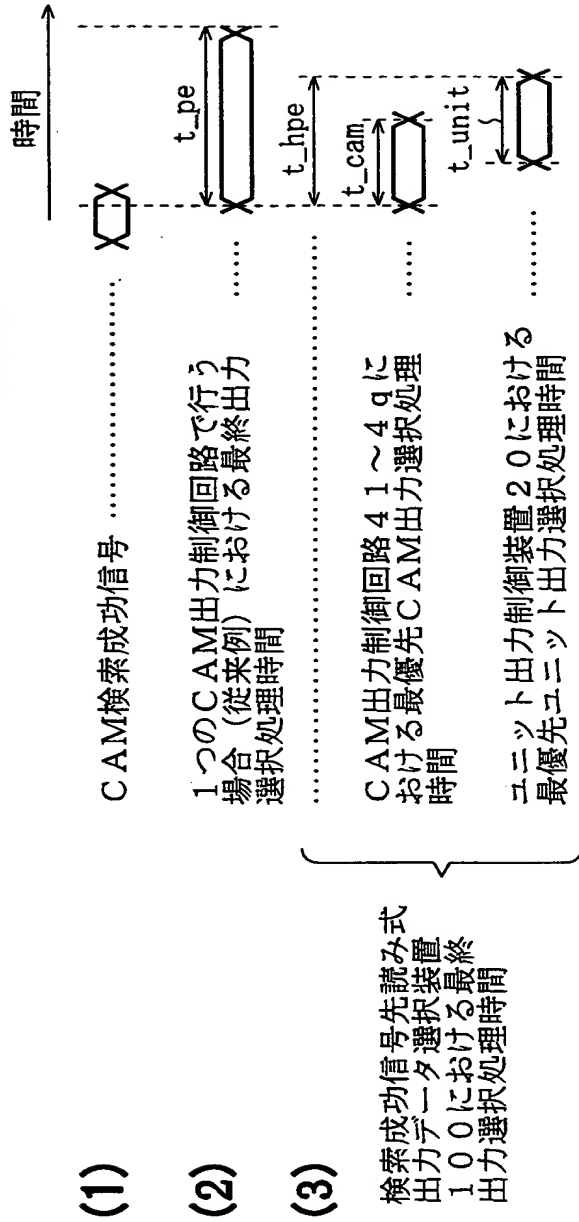


【図 2】

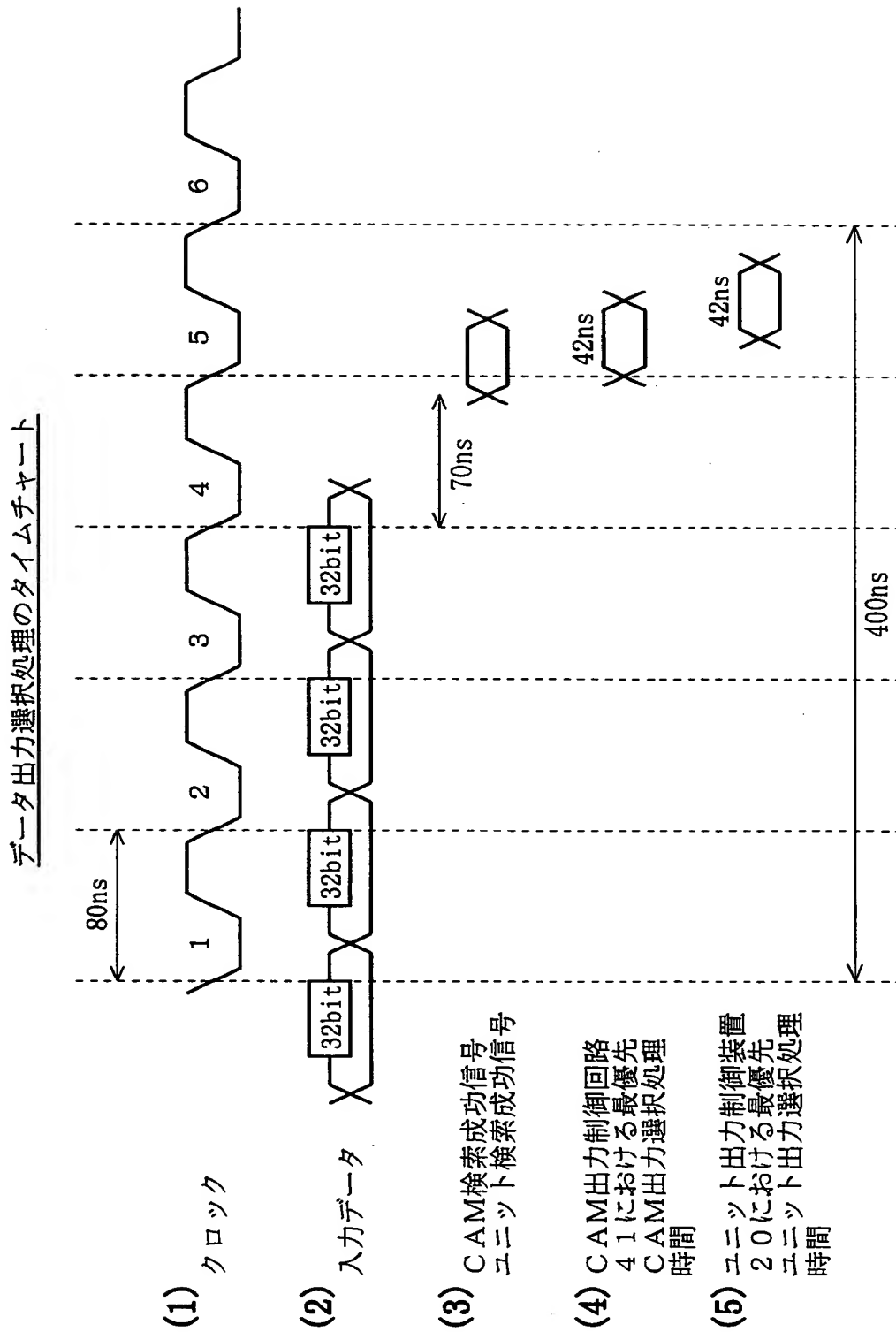


【図 3】

データ出力選択処理の動作タイムチャート

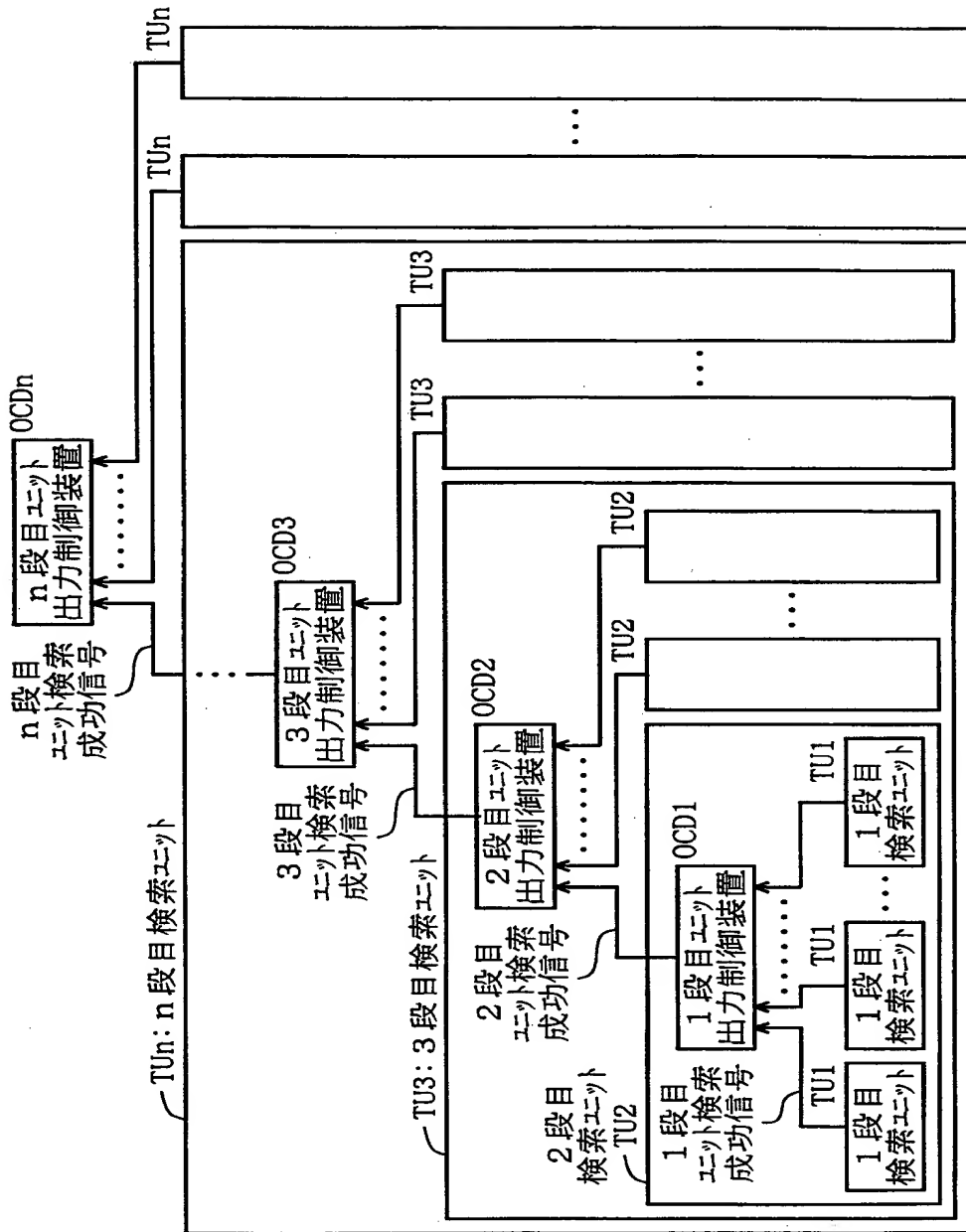


【図 4】



【図 5】

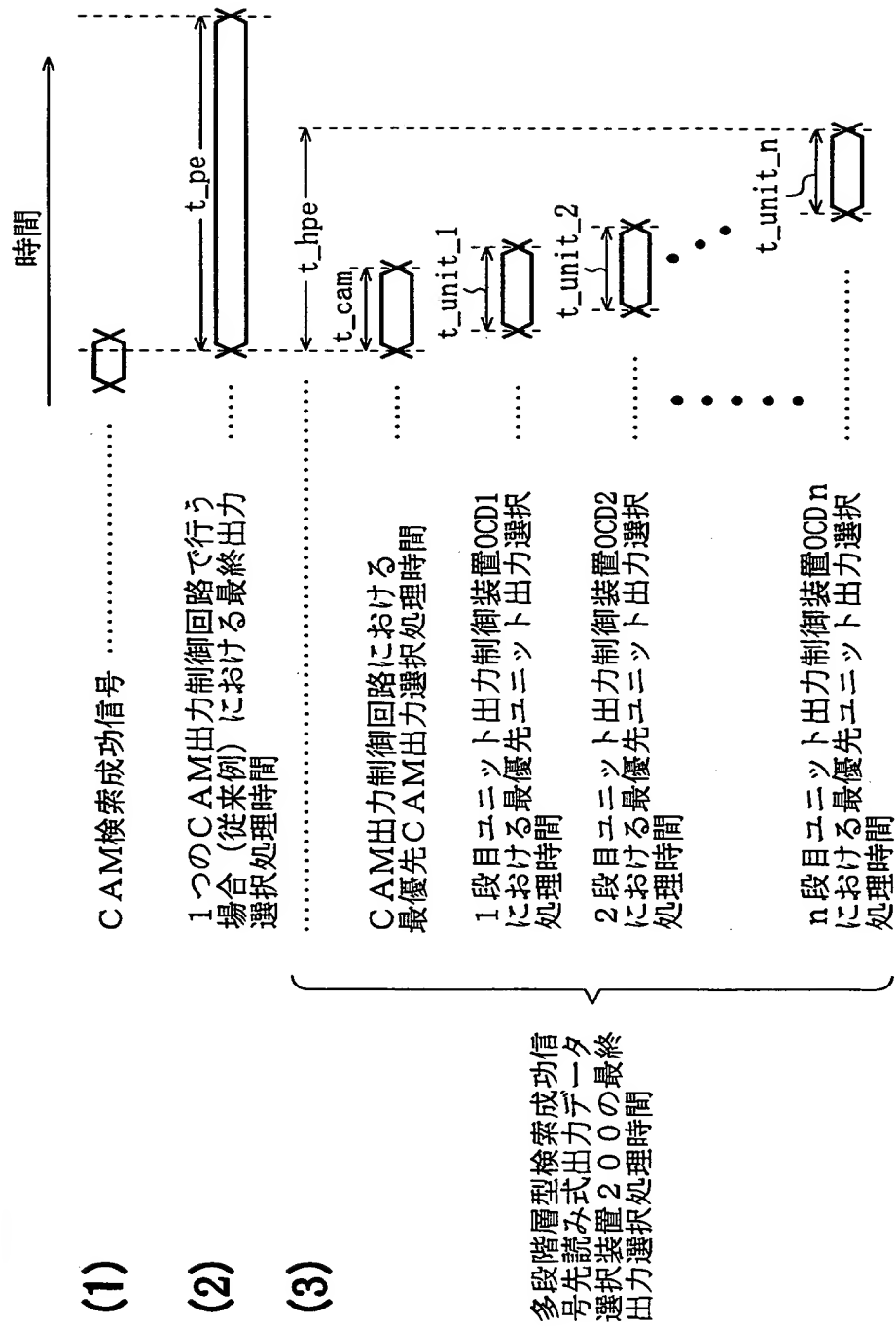
200: 多段階層型検索成功信号先読み式出力データ選択装置



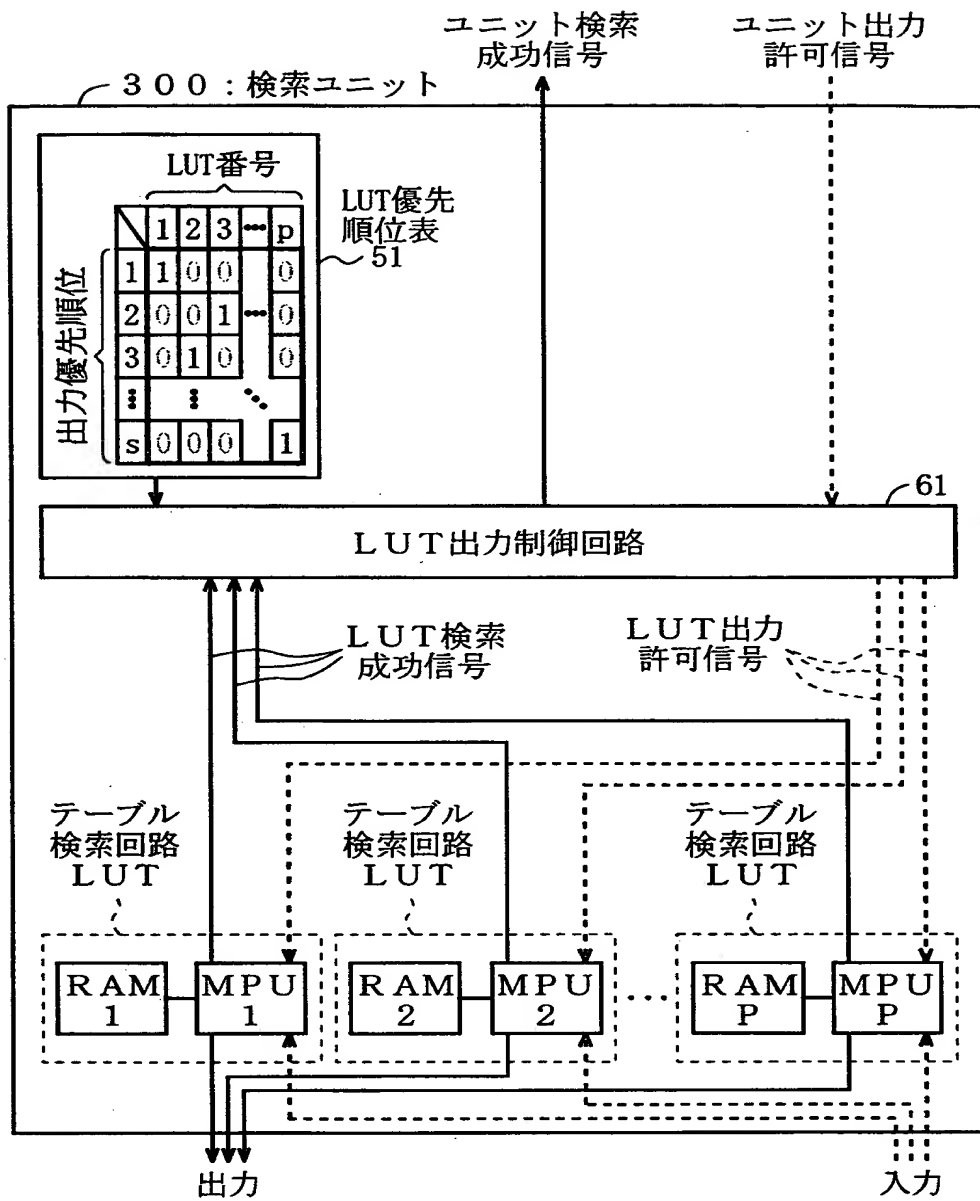


【図 6】

多段階層型検索信号先読み式出力データ選択装置を用いた場合の処理動作タイムチャート

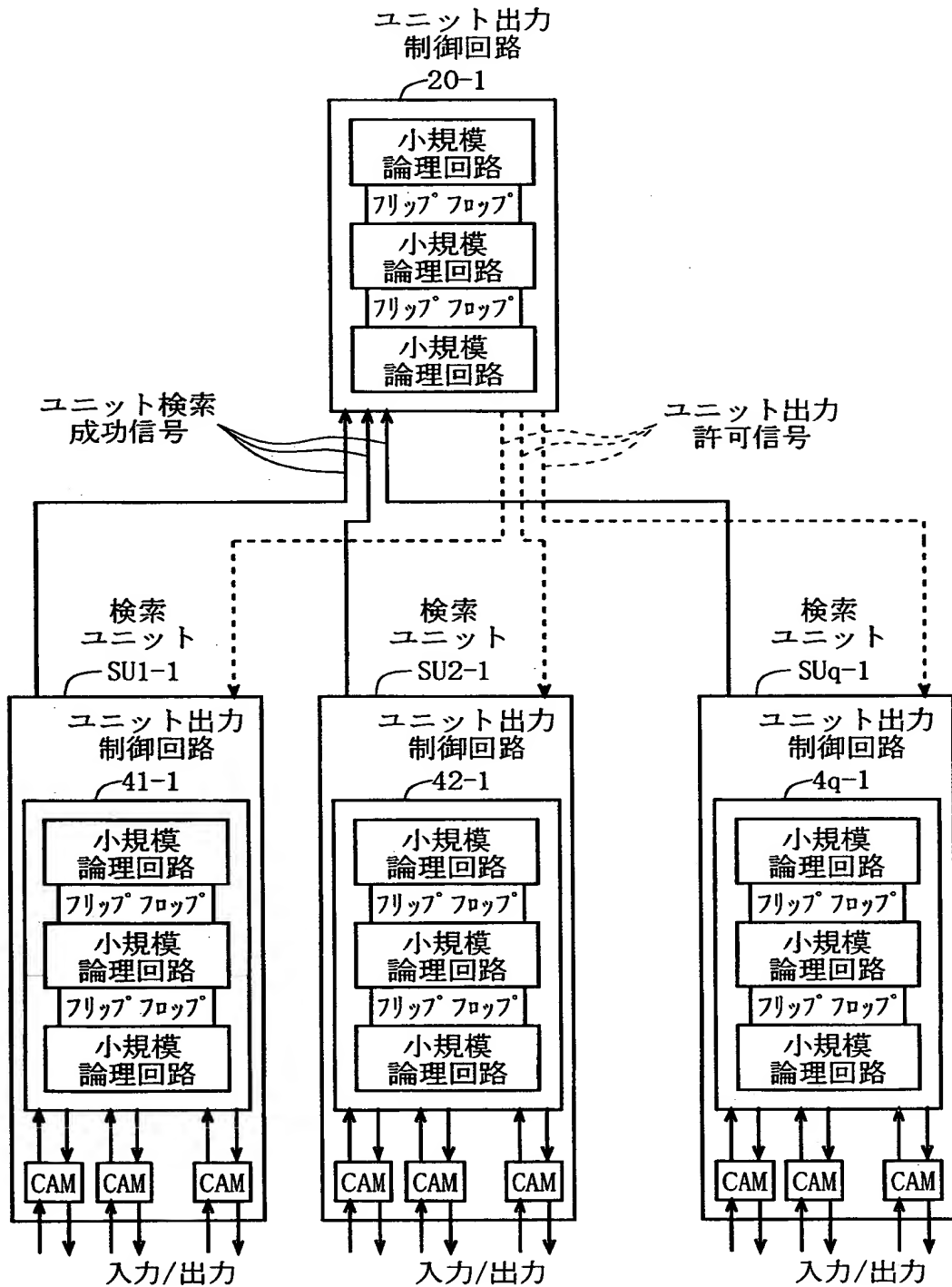


【図 7】



【図 8】

400 : パイプラインデータ処理式  
検索成功信号先読み出力データ選択装置



【書類名】 要約書

【要約】

【課題】 計算機の処理速度を低下させることなく、並列計算処理を実行することができる検索成功信号先読み式出力データ選択装置を提供することを目的とするものである。

【解決手段】 検索ユニットが、複数のテーブル検索回路と、複数のテーブル検索回路の出力データのうちで、優先順位が最も高い出力データを選択するデータ出力制御回路とを有し、複数の検索ユニットの出力データのうちで、優先順位の最も高い出力データをユニット出力制御装置が選択し、また、任意のテーブル検索回路において検索キーについて一致検索が成功すると、テーブル検索回路から、検索成功信号がデータ出力制御回路に送られ、データ出力制御回路が最優先出力データの選択処理を行う前に、検索成功信号を受けたことを示すユニット検索成功信号が、検索ユニットから、ユニット出力制御装置へ送られ、先読みされる。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000004226]

1. 変更年月日 1999年 7月15日

[変更理由] 住所変更

住 所 東京都千代田区大手町二丁目3番1号

氏 名 日本電信電話株式会社